

免费试读样章

半导体职业规划路线图

从应届生到工艺专家的成长路径

本页为试读样章。

完整版含更多章节与案例。

半导体工艺工程师成长路线图

阶段一：应届生 / 工艺助理 (0-2 年)

- 掌握洁净室规范、ESD 与化学品安全
- 熟悉薄膜 / 刻蚀 / CMP / 离子注入等基础模块
- 学习 SPC、FDC 数据查看与基础 DOE

阶段二：工艺工程师 / TD PIE (2-5 年)

- 独立负责 1-2 个工艺模块，建立 recipe flow
- 处理缺陷、参数异常，编写 SOP 与实验报告
- 参与 NPI 与新平台导入，积累跨部门协作经验

阶段三：资深工程师 / 模块 Owner (5-8 年)

- 跨模块协同定位 yield loss，主导 improvement 项目
- 负责技术 transfer、客户 audit 与工艺风险评估
- 开始带新人，沉淀知识库与培训材料

阶段四：工艺专家 / 架构师 (8 年+)

- 制定技术 roadmap，评估新材料 / 新设备导入
- 对接客户、设计与整合团队，推动先进工艺落地
- 主导重大技术决策与专利布局

完整版路线图还包含：简历撰写要点、面试准备清单、关键技能学习资源、真实案例与薪资参考。

半导体工艺工程师面试指南

高频问题、答题思路与复盘模板

本页为试读样章。

完整版含更多章节与案例。

半导体工艺工程师面试高频问题

1. 自我介绍（建议用 STAR 框架）

Situation（项目背景）→ Task（你的任务）→ Action（具体动作）→ Result（量化结果）。控制在 1-2 分钟。

2. 你最熟悉的工艺模块是什么？

从流程图讲起：输入 → 关键步骤 → 输出参数 → 常见缺陷 → 优化思路。重点展示你解决问题的逻辑。

3. 遇到突发的 yield 问题如何处理？

快速隔离：lot history / 机台 / 批次 → 找 common factor → 用 5-Why 或鱼骨图定位根因 → 验证 fix → 更新 SOP。

4. DOE 实验设计的基本思路？

明确目标因子与响应变量 → 选择 screening / RSM 设计 → 控制区组与随机化 → 分析 ANOVA → 得出最优窗口。

5. 为什么选择 TD PIE / 工艺工程师方向？

结合兴趣点：喜欢从 data 里找规律、愿意下产线、享受跨部门协作、对半导体技术演进有热情。

完整版包含：30+ 真题逐题解析、简历复盘模板、模拟面试评分表、不同公司面试风格对比。

半导体工艺中的 SiN 薄膜

应力 SiN、钝化层与刻蚀掩膜应用

本页为试读样章。

完整版含更多章节与案例。

半导体工艺中的 SiN 薄膜 · 目录

第一章 SiN 薄膜概述与制备方法

PECVD、LPCVD、ALD 三种主流沉积方式对比；应力 SiN 与化学计量比 SiN 的区别。

第二章 PECVD 应力 SiN 工艺原理

气体配比 ($\text{SiH}_4/\text{NH}_3/\text{N}_2$)、射频功率、温度与应力之间的关系；张力 / 压应力调控。

第三章 钝化层与保护层应用

覆盖铝线、铜互连的钝化作用；水汽阻挡、 Na^+ 离子屏蔽与可靠性提升。

第四章 刻蚀掩膜与硬掩膜

SiN 作为刻蚀停止层、硬掩膜的选择性；与 SiO_2 、光刻胶的刻蚀比。

第五章 先进节点中的 SiN 挑战

三维器件中的侧壁钝化、ALD SiN 的保形性、HKMG 工艺中的应力工程。

第六章 常见问题与排查思路

颗粒、剥落、应力漂移、均匀性不足、针孔等缺陷的排查流程与改善方向。

附录包含：工艺参数速查表、典型 recipe 结构、常见问题 FAQ 与推荐延伸阅读。

免费试读样章

低 k 介质材料与工艺

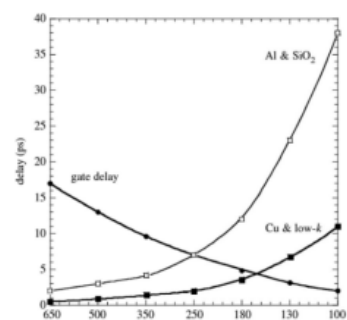
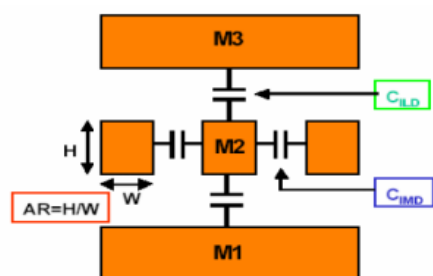
ILD 孔隙、集成挑战与 CMP 协同

本页为试读样章。

完整版含更多章节与案例。

为什么需要low-k?

随着IC技术的发展，芯片上继承的元器件越来越多，互连延迟日益增长已经成为限制技术发展的重要因素。互连结构的总电阻的减小 (R) 以及寄生电容 (C) 是影响互连延迟的重要因素，因此需要引入新材料来减少互连延时。



不同技术节点下门与互连延迟

由于互连功能的需求变化，在更先进的技术节点下，互连的情况会更加复杂。对于当前节点和未来的技术节点来说，挑战会更加严峻。Cu和low-k材料的引入会一定程度上减小互连延时。

什么是 CMOS

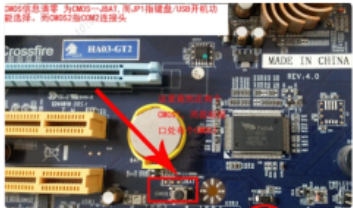
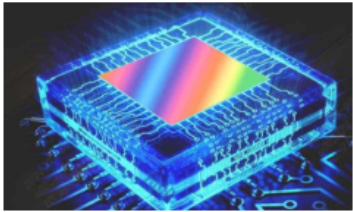
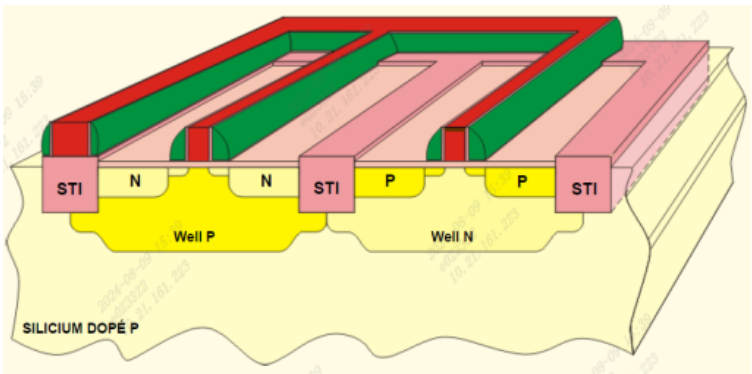
互补金属氧化物半导体的核心结构与工作原理

本页为试读样章。

完整版含更多章节与案例。

什么是CMOS

◆ CMOS，全称为互补金属氧化物半导体，是一种采用场效应晶体管（FET）为基础的集成电路技术。其核心构造是一对互补的晶体管，即N型MOS晶体管（NMOS）和P型MOS晶体管（PMOS）。当NMOS和PMOS晶体管在电路中同时工作时，他们可以实现低功耗、高速的逻辑功能。



金刚石薄膜 MPCVD 关键技术

工艺参数系统研究与产业化路径

本页为试读样章。

完整版含更多章节与案例。

本研究拟解决的问题

工艺参数的
系统研究

形核密度与氢等离子体处理

均匀沉积

可控性生长

氮气的引入

MPCVD关键技术的研发 加工、稳定、集成度 → 工业化